

Parte A. DATOS PERSONALES

Fecha del CVA 29/06/2017

Nombre y apellidos	Marcos Sánchez-Élez Martín		
DNI/NIE/pasaporte	50105617w	Edad	40
Núm. identificación del investigador	Researcher ID		
	Código Orcid		

A.1. Situación profesional actual

Organismo	Universidad Complutense de Madrid		
Dpto./Centro	Arquitectura de Computadores y Automática/F. Informática		
Dirección	Prof García Santesmases 8, despacho 315		
Teléfono	913947604	Correo electrónico	marcos@ucm.es
Categoría profesional	Prof. Contratado Doctor	Fecha inicio	2009
Espec. cód. UNESCO	3304		
Palabras clave	Hardware reconfigurable, aplicaciones espaciales, inyección de errores, imágenes hiperespectrales		

A.2. Formación académica (título, institución, fecha)

Licenciatura/Grado/Doctorado	Universidad	Año
Licenciado	Universidad Complutense	1999
Doctor	Universidad Complutense	2004

A.3. Indicadores generales de calidad de la producción científica (véanse instrucciones)

- Dispongo de dos sexenio de investigación, el último de ellos activo a fecha 01/2020.
- Índice h = 9
- Índice i10 = 9
- 264 citas según Goolge Scholar, 32 citas según Thomson Reuters.

Parte B. RESUMEN LIBRE DEL CURRÍCULUM (máximo 3500 caracteres, incluyendo espacios en blanco)

Durante estos 10 años he compaginado las tareas investigadoras con las docentes y de transferencia tecnológica.

En estos años he dirigido dos tesis, en ambos casos colaborando con instituciones internacionales de prestigio como son University of California Irvine (UCI) o École polytechnique fédérale de Lausanne (EPFL).

He estado participando en dos líneas de investigación diferenciadas una de hardware reconfigurable directamente relacionada con la temática de este proyecto y otra relacionada con smarthealth, centrada en el desarrollo de dispositivos para la salud en colaboración con la EPFL.

Además debido a la intensa labor docente que estamos teniendo que desarrollar estos años he investigado y publicado en temas relacionados con la docencia en Informática.

Por último he compaginado estas actividades con actividades de transferencia tecnológica tanto con INDRA, empresa española puntera en tecnología, como con Imagination Technologies, dedicada al desarrollo de procesadores sobre hardware reconfigurable. Además la colaboración con el equipo de la Facultad de Ciencias del Deporte ha dado como resultado una publicación en PLoS ONE.

En la actualidad, además, soy profesor del curso de formación del profesorado "Herramientas para dinamizar el Aula" que organiza la Universidad Complutense

Parte C. MÉRITOS MÁS RELEVANTES (ordenados por tipología)**C.1. Publicaciones**

1. De Lucas, E., Sanchez-Elez, M., Pardines, I. "DSPONE48: A methodology for automatically synthesize HDL focus on the reuse of DSP slices" (2017) Journal of Parallel and Distributed Computing, 106, pp. 132-142.
DOI: 10.1016/j.jpdc.2017.01.021

2. Sanchez-Elez, M., Pardines, I., Serrano, F., Mecha, H. "Radiation-hardened DSP configurations for implementing arithmetic functions on FPGA" (2016) Proceedings of the 2016 Design, Automation and Test in Europe Conference and Exhibition, DATE 2016, art. no. 7459550, pp. 1501-1504.
3. Criado, F., Costero, L., Cabeza, P., Sanchez-Elez, M. "Calculator: A hardware design, math and software programming project base learning" (2015) Multidisciplinary Journal for Education, Social and Technological Sciences 2 (1) pp. 110-127
DOI: 10.4995/muse.2015.2275
4. Sanchez-Elez, M., Roman, S., "Learning Hardware Design by implementing student's Video-Game on a FPGA" (2015) Proceedings of the International Conference on Frontiers in Education: Computer Science and Computer Engineering (FECS) - "The Steering Committee of The World Congress in Computer Science, Computer Engineering and Applied Computing (WorldComp)"
5. Pardines, I., Sanchez-Elez, M., Chaver Martínez, D.A., Gómez, J.I. "Online evaluation methodology of laboratory sessions in computer science degrees" (2014) Revista Iberoamericana de Tecnologías del Aprendizaje, 9 (4), art. no. 6926787, pp. 122-130.
DOI: 10.1109/RITA.2014.2363003
6. Sanchez-Elez, M., Pardines, I., Garcia, P., Miñana, G., Roman, S., Sanchez, M., Risco, J.L. "Enhancing Students' Learning Process Through Self-Generated Tests" (2014) Journal of Science Education and Technology, 23 (1), pp. 15-25.
DOI: 10.1007/s10956-013-9447-7
7. Sanchez-Elez, M., Roman, S., "Reconfiguration strategies for online hardware multitasking in embedded systems" (2013) Computer Science & Engineering: An International Journal (CSEIJ), 2 (6), pp. 1301-3281
DOI: 10.5121/cseij.2012.2601
8. Carballo, D.J., Pardines, I., Sanchez-Elez, M. "A reconfigurable modular architecture to exploit word-level parallelism" (2009) Journal of Circuits, Systems and Computers, 18 (7), pp. 1227-1241.
DOI: 10.1142/S0218126609005630
9. Rincón, F.J., Gutiérrez, L., Jiménez, M., Díaz, V., Khaled, N., Atienza, D., Sánchez-Élez, M., Recas, J., Micheli, G.D. "Implementation of an automated ecg-based diagnosis algorithm for a wireless body sensor platform" (2009) BIODEVICES 2009 - Proceedings of the 2nd International Conference on Biomedical Electronics and Devices, pp. 88-96.
10. Sanchez-Elez, M., Bagherzadeh, N., Hermida, R. "A framework for low energy data management in reconfigurable multi-context architectures" (2009) Journal of Systems Architecture, 55 (2), pp. 127-139.
DOI: 10.1016/j.sysarc.2008.10.006
11. Sanchez-Elez, M., Fernandez, M., Bagherzadeh, N., Hermida, R., Kurdahi, F., Maestre, R. "A coarse-grain dynamically reconfigurable system and compilation framework" (2008) pp. 181-215 Libro: "Fine-and Coarse-Grain Reconfigurable Computing" Editores Vassiliadis, Stamatis and Soudris, Dimitrios. Springer ISBN 978-1-4020-6505-7
DOI: 10.1007/978-1-4020-6505-7_4
12. Rincón, F.J., Paselli, M., Recas, J., Zhao, Q., Sánchez-Elez, M., Atienza, D., Penders, J., De Micheli, G. "OS-based sensor node platform and energy estimation model for health-care wireless sensor networks" (2008) Proceedings -Design, Automation and Test in Europe, DATE, art. no. 4484816, pp. 1027-1032.

DOI: 10.1109/DATE.2008.4484816

13. Rivera, F., Sanchez-Elez, M., Hermida, R., Bagherzadeh, N. "Scheduling methodology for conditional execution of kernels onto multicontext reconfigurable architectures" (2008) IET Computers and Digital Techniques, 2 (3), pp. 199-213.
DOI: 10.1049/iet-cdt:20070085

A continuación se indican las publicaciones más destacadas de estas 13 con su cuartil en JCR:

Publicación nº 1. [Q2]
Publicación nº 6. [Q2] – En el año de publicación
Publicación nº 10. [Q2]
Publicación nº 13. [Q3] – En el año de publicación

A continuación se indican las publicaciones más citadas de las presentadas en Scopus y Google Scholar:

Publicación nº 10 Scopus = 9 Google Scholar = 11
Publicación nº 14 Scopus = 9 Google Scholar = 17
Publicación nº 7 Scopus = 4 Google Scholar = 16

C.2. Proyectos

"Técnicas hardware y software para el análisis, detección y recuperación de errores inducidos por la radiación en sistemas digitales embarcados en misiones espaciales", TIN2013-40968-P Duración: 01/01/2014-31/12/2017 (3 años más uno de prórroga). IPs: Hortensia Mecha López, María del Carmen Molina Prego. Nº de investigadores: 11. (participación como investigador) Cuantía total: 102.729,00 €.

"Arquitectura hardware/software para sistemas de alto rendimiento II", TIN2008-00508, IP: José Francisco Tirado Fernández. Número de investigadores/as: 41 (participación como investigador), Ministerio de ciencia e innovación. Periodo: 01/01/2009-31/12/2013 5 años. Cuantía total: 1.006.000 €

"Arquitectura hardware/software para sistemas de alto rendimiento", TIN2005-05619, IP: José Francisco Tirado Fernández. Número de investigadores/as: 38 (participación como investigador), Ministerio de ciencia e innovación. Periodo: 01/12/2005-01/12/2008 3 años. Cuantía total: 596.190€

C.3. Contratos, méritos tecnológicos o de transferencia

"Desarrollo de MIPSfpga v2.0", IP: Daniel Chaver Martínez, Número de investigadores/as: 12, Financiación: Imagination Technologies, Duración: Del 14-noviembre-2016 al 14-mayo-2017, Cantidad: 4000 €

"Diseño de SOC sobre FPGA basado en VHDL (VHDL based design of SoCs on FPGAs)", IP: Hortensia Mecha. , Número de investigadores/as: 5, Financiación: Indra Sistemas (ref: 278/2014-4155510 Duración: del 23 de octubre de 2014 al 21 de noviembre de 2014, Cantidad: 8000 €

"Adquisición y tratamiento automático de datos nutricionales y de ejercicio físico" , IP: David Atienza, Número de investigadores/as: 2, Financiación: Facultad de Ciencias de la Actividad Física y del Deporte (a través del proyecto del Ministerio DEP2008-06354-C04-01). Duración: Del 1-enero-2009 al 31-diciembre-2011, Cantidad: 29.880 €



“Introducción al Diseño con FPGAs y VHDL”, IP: José Ignacio Hidalgo, Número de investigadores/as: 3, Financiación: INDRA Sistemas S.A, Duración: Del 5-julio-2011 al 11-octubre-2011, Cantidad: 6000 €

C.5 Capacidad de formación doctoral

Tesis dirigidas en los últimos 10 años:

Título: Técnicas de diseño de redes inalámbricas de sensores corporales inteligentes y energéticamente eficientes

Doctorando: Francisco Javier Rincón Vallejos

Directores: Marcos Sánchez-Élez, David Atienza, Nadia Khaled (EPFL – Suiza)

Año: 2012

Doctorado con Mención Europea

Título: Técnicas de Planificación de Configuraciones y Datos para la Ejecución de Aplicaciones Dinámicas en Sistemas Reconfigurables Multi-Contexto

Doctorando: Fredy A. Rivera

Directores: Marcos Sánchez-Élez y Nader Bagherzadeh (UCI – Estados Unidos)

Año: 2008