

Parte A. DATOS PERSONALES

Fecha del CVA	26/10/2023
----------------------	------------

Nombre y apellidos	Juan Carlos Sáez Alcaide		
Núm. identificación del investigador	Código Orcid	0000-0003-1343-7108	
	Researcher ID	C-2207-2015	

A.1. Situación profesional actual

Organismo	Universidad Complutense de Madrid		
Dpto./Centro	Dpto. Arquitectura de Computadores y Automática/ Facultad de Informática		
Dirección	Calle Profesor José García Santesmases, 9, 28040 Madrid		
Teléfono	913944892	correo electrónico	jcsaezal@ucm.es
Categoría profesional	Profesor Titular de Universidad	Fecha inicio	24/02/2020
Espec. cód. UNESCO	330406		
Palabras clave	Informática, Arquitectura de Ordenadores, Sistemas Operativos		

A.2. Formación académica (título, institución, fecha)

Licenciatura/Grado/Doctorado	Universidad	Año
Doctorado en Informática	Universidad Complutense de Madrid	2011
Master de Investigación en Informática	Universidad Complutense de Madrid	2007
Ingeniería Informática	Universidad Complutense de Madrid	2006

A.3. Indicadores generales de calidad de la producción científica

Publicaciones totales en Q1 del Journal Citation Reports: 6

Publicaciones totales en Q2 del Journal Citation Reports: 4

Publicaciones totales en congresos "Class 1" del GII-SCIE-GRIN Ranking: 2

Publicaciones totales en congresos "Class 2" del GII-SCIE-GRIN Ranking: 4

Indicadores Impacto Google Scholar:

- Citas totales: 1461
- Índice-H: 14
- Media de citas por año (2018-2022): 99

Indicadores Impacto Scopus:

- Citas totales: 770
- Índice-H: 12
- Índice de Impacto Normalizado periodo 2009-2016: 5.48
- Índice de Impacto Normalizado periodo 2010-2017: 3.66

Parte B. RESUMEN LIBRE DEL CURRÍCULUM

Juan Carlos Sáez Alcaide finalizó sus estudios en Ingeniería Informática en 2006, y de Máster en 2007, ambos en la Universidad Complutense de Madrid (UCM). En 2011, obtuvo el grado de Doctor por la misma universidad con una tesis que recibió el Premio Extraordinario de Doctorado de la Facultad de Informática de la UCM. Tras cuatro años como becario predoctoral y posteriormente postdoctoral, fue Profesor Ayudante Doctor hasta septiembre de 2016, momento en el que tomó posesión de la plaza de Profesor Contratado Doctor Interino que ahora ostenta.

Actualmente es miembro del grupo de investigación ArTeCS, y es el representante en la UCM de la asociación internacional USENIX. Sus principales líneas de investigación son la optimización de software de sistema para arquitecturas multinúcleo, y la interacción entre el sistema operativo y la arquitectura. En los últimos años, su investigación se ha centrado en

la planificación de procesos en sistemas multicore asimétricos y en el diseño de técnicas de gestión eficiente recursos compartidos en arquitecturas emergentes. Es coautor de más de una veintena de artículos en revistas y conferencias internacionales, entre las que figuran Communications of the ACM, IEEE Transactions on Computers, IEEE Transactions on Parallel and Distributed Systems, ACM Computing Surveys, Journal of Parallel and Distributed Computing o Eurosys. Desde 2007 participado en 9 proyectos de investigación competitivos, 8 de ellos a nivel nacional y otro financiado por la administración canadiense. La participación en este último proyecto fue fruto de una colaboración con investigadores de la Simon Fraser University (Vancouver, Canadá), donde realizó dos estancias de investigación.

Parte C. MÉRITOS MÁS RELEVANTES *(ordenados por tipología)*

C.1. Publicaciones (10)

Bilbao, C., Saez, J.C., Prieto-Matias, M., "Divide&Content: A Fair OS-Level Resource Manager for Contention Balancing on NUMA Multicores," in IEEE Transactions on Parallel and Distributed Systems, vol. 34, no. 11: 2928-2945 (2023). IF (JCR): 5.3. ISSN: 1045-9219; DOI: 10.1109/TPDS.2023.3309999

Saez, J.C., Castro, F., Fanizzi, G., Prieto-Matias, M.: LFOC+: A Fair OS-Level Cache-Clustering Policy for Commodity Multicore Systems," in IEEE Transactions on Computers, vol. 67 (8): 1952-1967 (2022). IF (JCR): 3.7. ISSN: 0018-9340; DOI: 10.1109/TC.2021.3112970.

Saez, J.C., Castro, F. Prieto-Matias, M.: Enabling performance portability of data-parallel OpenMP applications on asymmetric multicore processors. In Proceedings of the 49th International Conference on Parallel Processing (ICPP'20): 51:1-51:11 (2020). ISBN: 978-1-4503-8816-0; DOI: 10.1145/3404397.3404441

Garcia-Garcia, A., Saez, J.C., Risco-Martin, J.L., Prieto-Matias, M. PBBCache: An open-source parallel simulator for rapid prototyping and evaluation of cache-partitioning and cache-clustering policies in Journal of Computational Science, Volume 42: 101102 (2020). IF (JCR): 3.976. ISSN: 1877-7503; DOI: 10.1016/j.jocs.2020.101102

Garcia-Garcia, A., Saez, J.C., Castro, F. Prieto-Matias, M.: LFOC: A Lightweight Fairness-Oriented Cache Clustering Policy for Commodity Multicores. in Proceedings of the 48th International Conference on Parallel Processing (ICPP '19): 14:1-14:10. (2019). ISBN: 978-1-4503-6295-5; DOI: 10.1145/3337821.3337925

Garcia-Garcia, A., Saez, J.C., Prieto, M.: Contention-Aware Fair Scheduling for Asymmetric Single-ISA Multicore Systems. IEEE Transactions on Computers, 67 (12): 1703-1719. (2018). IF (JCR): 3.131. ISSN: 0018-9340; DOI: 10.1109/TC.2018.2836418

Saez, J.C., Pousa, A., Castro, F., Chaver, D., Prieto, M.: Towards completely fair scheduling on asymmetric single-ISA multicore processors. Journal of Parallel and Distributed Computing, 102: 115-131. (2017). IF (JCR): 1.815. ISSN: 0743-7315; DOI: 10.1016/j.jpdc.2016.12.011

Zhuravlev , S., Saez. J.C., Blagodurov ,S., Fedorova, A., Prieto, M. Survey of Energy Cognizant Scheduling Techniques. IEEE Transactions on Parallel and Distributed Systems. 24 (7): 1447-1464. (2013). IF (JCR): 2.173. ISSN: 1045-9219; DOI: 10.1109/TPDS.2012.20

Saez, J.C., Fedorova, A., Koufaty, D., Prieto, M. Leveraging core specialization via OS scheduling to improve performance on asymmetric multicore systems. ACM Transactions on Computer Systems, 30 (2): 1-38. (2012). IF (JCR): 0.8. ISSN: 0734-2071; DOI: 10.1145/2166879.2166880

Zhuravlev , S., Saez. J.C., Blagodurov ,S., Fedorova, A., Prieto, M. Survey of Scheduling Techniques for Addressing Shared Resources in Multicore Processors. ACM Computing Surveys. 45 (1): 1-28 (art. 4) (2012). IF (JCR): 3.543. ISSN: 0360-0300; DOI: 10.1145/2379776.2379780

C.2. Proyectos (9)

Título: EFFICIENT: Software de Sistema para Arquitecturas y Aplicaciones de Nueva Generación		
Referencia: PID2021-126576NB-I00	Fecha inicio: 01/09/2022	Fecha fin: 31/08/2025
Entidad financiadora: Ministerio de Ciencia e Innovación (España)	Cuantía Subvención: 178.223 €	
Inv. Principal: Francisco Igual Peña, Carlos García Sánchez	Tipo de participación: Investigador	

Título: Heterogeneidad y Especialización en la era post-Moore		
Referencia: RTI2018-093684-B-I00	Fecha inicio: 01/01/2019	Fecha fin: 31/12/2021
Entidad financiadora: Ministerio de Economía y Competitividad (España)	Cuantía Subvención: 248.700€	
Inv. Principal: Manuel Prieto Matías, Luis Piñuel Moreno	Tipo de participación: Investigador	

Título: CABAHLA-CM. Convergencia Big dAta-Hpc: de Los sensores a las Aplicaciones		
Referencia: P2018/TCS-4423	Fecha inicio: 01/01/2019	Fecha fin: 31/12/2020
Entidad financiadora: Comunidad de Madrid	Cuantía Subvención: 869.400 € (Total), 209.185 € (UCM)	
Inv. Principal: Manuel Prieto Matías, Luis Piñuel Moreno	Tipo de participación: Investigador	

Título: Computación heterogénea eficiente: del procesador al datacenter		
Referencia: TIN2015-65277-R	Fecha inicio: 01/01/2016	Fecha fin: 31/12/2019
Entidad financiadora: Ministerio de Economía y Competitividad (España)	Cuantía Subvención: 307.000€	
Inv. Principal: Manuel Prieto Matías, Luis Piñuel Moreno	Tipo de participación: Investigador	

Título: Arquitecturas Y Tecnologías Emergentes. Eficiencia Energética Mediante Heterogeneidad		
Referencia: TIN2012-32180	Fecha inicio: 01/01/2013	Fecha fin: 31/12/2017
Entidad financiadora: Ministerio de Economía y Competitividad (España)	Cuantía Subvención: 219.620€	
Inv. Principal: Manuel Prieto Matías	Tipo de participación: Investigador	

Título: Arquitectura de Servicios de Supercomputación en la Nube (AMBU)		
Referencia: TSI-020100-2010-962	Fecha inicio: 01/01/2011	Fecha fin: 16/03/2010
Entidad financiadora: Ministerio De Industria, Turismo Y Comercio (Subprograma Avanza Competitividad I+D+I) / Idea Informática S.A.	Cuantía Subvención: 499.879 €	
Inv. Principal: José Ignacio Hidalgo Pérez	Tipo de participación: Investigador	

Título: Arquitectura Hardware/Software Para Sistemas De Alto Rendimiento II		
Referencia: TIN 2008-00508	Fecha inicio: 01/01/2009	Fecha fin: 31/12/2013
Entidad financiadora: Ministerio de Ciencia e Innovación (España)	Cuantía Subvención: 1.006.000 €	
Inv. Principal: Francisco Tirado Fernández	Tipo de participación: Investigador	

Título: Operating System Scheduling For Heterogeneous Multicore Systems		
Referencia: STPC-356815-2007	Fecha inicio: 17/03/2008	Fecha fin: 16/03/2010
Entidad financiadora: Natural Sciences And Engineering Research Council Of Canada (NSERC) / Sun Microsystems	Cuantía Subvención: 142.675 CAD\$	
Inv. Principal: Alexandra Fedorova	Tipo de participación: Investigador	

Título: Arquitectura Hardware/Software Para Sistemas De Alto Rendimiento		
Referencia: TIN 2005-05619	Fecha inicio: 31/12/2005	Fecha fin: 31/12/2008
Entidad financiadora: Ministerio de Educación y Ciencia (España)	Cuantía Subvención: 501.000 €	
Inv. Principal: Francisco Tirado Fernández	Tipo de participación: Investigador	

C.3. Contratos (3 – Art. 83 UCM)

Título: Sistemas Empotrados Linux		
Referencia: 4158701	Fecha inicio: 18/02/2022	Fecha fin: 18/08/2022
Entidad financiadora: Instituto Astrofísico de Canarias	Cuantía Subvención: 13.067,40 €	
Inv. Principal: Luis Piñuel Moreno	Tipo de participación: Investigador	

Título: Development of MIPSfpga V2.0		
Referencia: 411-2016	Fecha inicio: 14/11/2016	Fecha fin: 14/05/2017
Entidad financiadora: Imagination Technologies Limited	Cuantía Subvención: 4.000 €	
Inv. Principal: Luis Piñuel Moreno	Tipo de participación: Investigador	

Título: Desarrollo De Un Servidor FTP Y Stack TCP/IP Optimizados Para La Placa TIP SRI		
Referencia: 117-2012	Fecha inicio: 13/04/2012	Fecha fin: 20/12/2012
Entidad financiadora: Indra Sistemas	Cuantía Subvención: 34.113,12 €	
Inv. Principal: Luis Piñuel Moreno	Tipo de participación: Investigador	

C.4. Patentes

C.5 Premios y distinciones

Premio Extraordinario De Doctorado	
<i>Centro:</i> Facultad De Informatica, Universidad Complutense De Madrid	<i>Curso:</i> 2010/2011
<i>Título de la Tesis Doctoral:</i> Planificación De Procesos En Sistemas Multicore Asimétricos	
<i>Directores de tesis:</i> Manuel Prieto Matías y Alexandra Fedorova	

C.6. Estancias en centros de investigación

Centro: School of Computing Science, Simon Fraser University
Localidad: Burnaby, BC País Canada
Fecha: 01/07/08-01/11/08 Duración (semanas): 17
Tema: Planificación de tareas en procesadores multicore asimétricos
Financiación: Ministerio de Educación y Ciencia, subprograma de becas de Formación de Profesorado Universitario (FPU)
Tipo de estancia: Predoctoral

Centro: School of Computing Science, Simon Fraser University
Localidad: Burnaby, BC País Canada
Fecha: 01/07/10-01/10/10 Duración (semanas): 13
Tema: Planificación de tareas en procesadores multicore asimétricos
Financiación: Ministerio de Educación y Ciencia, subprograma de becas de Formación de Profesorado Universitario (FPU)
Tipo de estancia: Predoctoral

Centro: Instituto de Investigación en Informática (III-LIDI), Universidad Nacional de La Plata
Localidad: La Plata, Argentina
Fecha: 01/02/16-31/03/16 Duración (semanas): 9
Tema: Planificación de procesos en procesadores multicore asimétricos
Financiación: Santander Universidades: Iberoamérica, Jóvenes Profesores e Investigadores y Alumnos De Doctorado
Tipo de estancia: Postdoctoral