



AVISO DE CONFERENCIA

Inyección de fallos para el análisis de la sensibilidad a los errores transitorios, "soft errors", provocados por las radiaciones en circuitos integrados

Dr. Raoul Velazco
CNRS/TIMA, Francia

Facultad de Informática
Sala de Grados • 23 de mayo de 2014 • 11: 30
entrada libre hasta completar el aforo

resumen:

Los progresos en las tecnologías de fabricación de circuitos integrados se traducen en un aumento potencial de la sensibilidad a los efectos de las partículas (neutrones, protones, iones pesados...) presentes en el entorno en que funcionan. Los pulsos transitorios de corriente resultantes del impacto de una partícula energética en una zona sensible de un circuito son capaces de corromper el contenido de una o varias celdas memorias a un instante aleatorio, efecto llamado *soft error*. Los *soft errors* deben ser considerados para toda aplicación, cuyos errores puedan tener consecuencias críticas. La sensibilidad creciente a estos fenómenos es debida a dos principales factores: la carga cada vez más pequeña necesaria para definir los niveles lógicos y el número cada vez mayor de componentes básicos incluido en circuitos integrados fabricados en tecnologías avanzadas. La inyección de fallos de tipo *soft error* es una metodología que puede realizarse a diferentes niveles y que permite estimar la sensibilidad de un circuito e identificar los potenciales "talones de Aquiles". En esta presentación esta problemática será descrita e ilustrada por métodos de inyección de fallos aplicables a circuitos complejos (procesadores...) antes de la fabricación (a nivel del modelo RTL) o directamente en la versión final del circuito utilizando una plataforma de test dedicada. El resultado final será la estimación de la sensibilidad del circuito o de la aplicación, para permitir tomar las decisiones que permitan evitar las consecuencias de los errores considerados.

sobre Raoul Velazco:

Dr. Raoul Velazco nació en Montevideo, Uruguay, en 1952. Vive en Francia desde el 1976, donde obtuvo los diplomas de ingeniero en 1979 y el *PhD* y el *Docteur des Sciences* respectivamente en 1982 y 1990, todos del INPG (*Institut National Polytechnique de Grenoble*). R. Velazco es investigador del CNRS (*Centre National de Recherche Scientifique*) desde 1984, donde tiene la posición de Director de Investigaciones (DR), y es uno de los co-responsables del grupo de investigación ARIS (*Arquitecturas Robustas de circuitos Integrados y Sistemas*) en el laboratorio TIMA (*Técnicas de la Informática y de la Microelectrónica para la Arquitectura de sistemas*) de *Université Grenoble Alpes*. Sus principales temas de investigación incluyen el estudio de los efectos de radiaciones en circuitos y sistemas integrados, las diferentes técnicas que permiten diseñar circuitos robustos frente a los efectos de radiaciones y el desarrollo y la explotación de experimentos desarrollados para operar a bordo de satélites. Raoul Velazco ha dirigido las tesis de 16 doctorandos y es autor o co-autor de 220 publicaciones científicas, 46 de las cuales en la revista IEEE TNS (*Transactions on Nuclear Science*) y de una patente de una celda memoria robusta frente a los efectos transitorios de las radiaciones, celda memoria HIT (*Heavy Ion Tolerant*), patente que fue transferida a la industria para fabricar un circuito "radhard". En 2007 y 2009 fue co-editor y editor respectivamente del libro *Radiation Effects on Embedded Systems*, editado por SPRINGER, y del manual "Techniques for Radiation Effects Mitigation in ASICs and FPGAs" de la ESA (*European Space Agency*). Dr. Velazco fue presidente o presidente de programa de conferencias y workhops internacionalmente reconocidos en las áreas relacionadas con el diseño, el test y la fiabilidad de circuitos y sistemas integrados, en particular respecto a los efectos de radiaciones. Los más representativos de estos eventos fueron: RADECS (*Radiations and its Effects on Circuits and Systems*), que tuvo lugar en Grenoble en Septiembre del 2001 y de la cual fue presidente de programa en 2012, DFT (*International Symposium on Defect and Fault Tolerance of Systems*), Cannes (France), Octubre del 2003, DCIS (*Design of Integrated Circuits and Systems*), Grenoble (France), Noviembre 2008 y LATW (*Latin American Test Workshop*) Punta del Este (Uruguay), Marzo 2010. Desde el 2005, copreside la escuela internacional SERESSA (*School on the Effects of Radiations on Embedded Systems for Space Applications*) cuya décima edición tendrá lugar en Argentina en Diciembre del 2014.